

PATENT OFFICE  
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy  
of the following application as filed with this office.

Date of Application: March 14, 2003

Application Number: No. 2003-070554  
[ST.10/C]: [JP 2003-070554]

Applicant(s) MITSUMI ELECTRIC CO., LTD.

November 20, 2003

Commissioner,  
Japan Patent Office

Yasuo Imai (Seal)

Certificate No.2003-3096181

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日      2 0 0 3 年   3 月 1 4 日  
Date of Application:

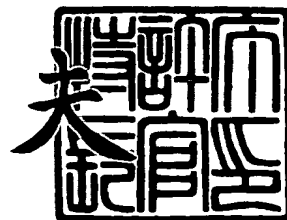
出 願 番 号      特 願 2 0 0 3 - 0 7 0 5 5 4  
Application Number:  
[ST. 10/C]:      [ J P 2 0 0 3 - 0 7 0 5 5 4 ]

出 願 人      ミ ツ ミ 電 機 株 式 有 限 公 司  
Applicant(s):

2 0 0 3 年 1 1 月 2 0 日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出 証 番 号      出 証 特 2 0 0 3 - 3 0 9 6 1 8 1

【書類名】 特許願

【整理番号】 07X12260-0

【提出日】 平成15年 3月14日

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H02P 7/00

【発明者】

【住所又は居所】 神奈川県厚木市酒井 1 6 0 1 ミツミ電機株式会社厚木事業所内

【氏名】 碓井 薫

【発明者】

【住所又は居所】 神奈川県厚木市酒井 1 6 0 1 ミツミ電機株式会社厚木事業所内

【氏名】 大原 智光

【特許出願人】

【識別番号】 000006220

【氏名又は名称】 ミツミ電機株式会社

【代理人】

【識別番号】 100070150

【弁理士】

【氏名又は名称】 伊東 忠彦

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 モータ駆動回路及びモータ駆動方法

【特許請求の範囲】

【請求項 1】 コレクタ-エミッタ間が直列に接続され、接続点にモータが接続された少なくとも一对のトランジスタを含むモータ駆動回路であって、

ブレーキ動作指示信号に応じて、前記一对のトランジスタのうち、一方のトランジスタをオフさせ、他方のトランジスタをオンさせるブレーキ制御回路と、

前記ブレーキ動作指示信号に応じて、前記ブレーキ制御回路とは別に、前記一对のトランジスタのうち前記一方のトランジスタを強制的にオフさせるオフ手段とを有することを特徴とするモータ駆動回路。

【請求項 2】 前記一方のトランジスタは、前記モータへの駆動電流の供給を制御するトランジスタであり、

前記他方のトランジスタは、前記モータからの前記駆動電流の引き込みを制御するトランジスタであることを特徴とする請求項 1 記載のモータ駆動回路。

【請求項 3】 前記一对のトランジスタは、NPN トランジスタから構成され、

前記オフ手段は、前記一方のトランジスタのベース電位を低下させることを特徴とする請求項 1 又は 2 記載のモータ駆動回路。

【請求項 4】 前記オフ手段は、前記一对のトランジスタと前記モータとの接続点と前記一方のトランジスタのベースとの間に設けられたスイッチング素子と、

前記ブレーキ動作指示信号に応じて前記スイッチング素子をオンさせる制御回路を有することを特徴とする請求項 1 乃至 3 のいずれか一項記載のモータ駆動回路。

【請求項 5】 コレクタ-エミッタ間が直列に接続され、接続点にモータが接続された少なくとも一对のトランジスタを含むモータのモータ駆動方法であって、

ブレーキ動作指示信号に応じて、前記一对のトランジスタのうち、一方のトランジスタをオフさせ、他方のトランジスタをオンさせるとともに、前記一对のト

ランジスタのうち前記一方のトランジスタを強制的にオフさせることを特徴とするモータ駆動方法。

【請求項 6】 前記一方のトランジスタは、前記モータへの駆動電流の供給を制御するトランジスタであり、

前記他方のトランジスタは、前記モータからの前記駆動電流の引き込みを制御するトランジスタであることを特徴とする請求項 5 記載のモータ駆動方法。

【請求項 7】 前記一对のトランジスタは、NPN トランジスタから構成され、

前記一方のトランジスタのベース電位を低下させることにより、前記一方のトランジスタを強制的にオフさせることを特徴とする請求項 5 又は 6 記載のモータ駆動方法。

【請求項 8】 前記一对のトランジスタと前記モータとの接続点と前記一方のトランジスタのベースとの間に設けられたスイッチング素子を前記ブレーキ動作指示信号に応じてオンさせることにより前記一方のトランジスタを強制的にオフさせることを特徴とする請求項 5 乃至 7 のいずれか一項記載のモータ駆動方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明はモータ駆動回路及びモータ駆動方法に係り、特に、ショートブレーキ機能を有するモータ駆動回路及びモータ駆動方法に関する。

##### 【0002】

##### 【従来の技術】

モータ駆動回路は、モータに駆動電流を供給して、モータを回転させる回路である。このようなモータ駆動回路において、モータに駆動電流を供給してモータが回転している状態からモータへの駆動電流の供給を停止すると、モータはその慣性により回転を続けようとする。この慣性によりモータが回転すると、モータに回転に応じた逆起電力が発生する。モータに発生した逆起電力は、モータ駆動回路に印加される。したがって、モータの回転が長く、大きい程モータ駆動回路

には、逆起電力が長く、大きく印加されることになる。

#### 【0003】

モータ駆動回路は、モータに駆動電流を供給するための回路であり、モータ側から逆起電力が印加されると、誤動作する恐れがあった。この誤動作を防止するため、モータ駆動回路にはモータの回転を強制的に停止させるブレーキ機能が設けられたものがある。

#### 【0004】

モータ駆動回路のブレーキ機能としては、ショートブレーキなるブレーキ機能が存在する。ショートブレーキは、モータ駆動回路からモータへの駆動電流の供給を停止したとき、モータの両極を結ぶループを形成して逆起電力による電流を回生することによって、モータにブレーキをかけるブレーキ機能である。

#### 【0005】

図6はモータ駆動回路のブロック構成図を示す。

#### 【0006】

図6に示すモータ駆動回路100は、Hブリッジ型の回路構成をしており、ドライブ回路112及び出力トランジスタQ111～Q114から構成されている。

#### 【0007】

出力トランジスタQ111と出力トランジスタQ112、及び、出力トランジスタQ113と出力トランジスタQ114とは各々エミッタ-コレクタ間が電源電圧Vccと接地との間に直列に接続された構成とされており、ドライブ回路112によりスイッチング制御される。

#### 【0008】

ドライブ回路112は、モータ111を正転させる場合には、出力トランジスタQ111、Q114をオンさせ、出力トランジスタQ113、Q112をオフさせる。また、ドライブ回路112は、モータ111を反転させる場合には、出力トランジスタQ113、Q112をオンさせ、出力トランジスタQ111、Q114をオフさせる（例えば、特許文献1参照）。

#### 【0009】

#### 【特許文献1】

## 特開平 8-154396 号公報

## 【0010】

## 【発明が解決しようとする課題】

しかるに、従来のモータ駆動回路では、ショートブレーキ時にはトランジスタ Q111 をオフさせ、トランジスタ Q112 をオンさせていた。このとき、モータに発生する逆起電力によりトランジスタ Q111 とトランジスタ Q112 の接続点の電位が上昇する。トランジスタ Q111 とトランジスタ Q112 の接続点の電位が上昇すると、トランジスタ Q111 のオフするタイミングがトランジスタ Q112 のオンするタイミングに比べて遅れる。これによって、トランジスタ Q111 とトランジスタ Q112 とが同時にオンする時間が発生する。

## 【0011】

トランジスタ Q111 とトランジスタ Q112 とが同時にオンすると、電源からトランジスタ Q111 及びトランジスタ Q112 を介して接地まで電流が貫通して流れる、いわゆる、貫通電流が流れる。この貫通電流がトランジスタ Q111、Q112 に流れる時間が長いと、ドライブ回路などの動作に誤動作が発生するなどの問題点があった。

## 【0012】

本発明は上記の点に鑑みてなされたもので、確実にブレーキ動作を行えるモータ駆動回路及びモータ駆動方法を提供することを目的とする。

## 【0013】

## 【課題を解決するための手段】

本発明は、コレクタ-エミッタ間が直列に接続され、接続点にモータが接続された少なくとも一对のトランジスタ (Q1、Q2；Q3、Q4) を含むモータ駆動回路 (11) であって、ブレーキ動作指示信号に応じて、前記一对のトランジスタ (Q1、Q2；Q3、Q4) のうち、一方のトランジスタ (Q1；Q3) をオフさせ、他方のトランジスタ (Q2；Q4) をオンさせるブレーキ制御回路 (32、33) と、前記ブレーキ動作指示信号に応じて、前記ブレーキ制御回路 (32、33) とは別に、前記一对のトランジスタ (Q1、Q2；Q3、Q4) のうち前記一方のトランジスタ (Q1；Q3) を強制的にオフさせるオフ手段 (34) とを有すること

を特徴とする。

#### 【0014】

本発明によれば、ブレーキ動作指示信号に応じて、一对のトランジスタ（Q1、Q2；Q3、Q4）のうち、一方のトランジスタ（Q1；Q3）をオフさせ、他方のトランジスタ（Q2；Q4）をオンさせるとともに、一对のトランジスタ（Q1、Q2；Q3、Q4）のうち一方のトランジスタ（Q1；Q3）を強制的にオフさせることにより、一方のトランジスタ（Q1；Q3）を高速でオフさせることができるため、一对のトランジスタ（Q1、Q2；Q3、Q4）が同時にオンする時間を短縮でき、よって、貫通電流が一对のトランジスタ（Q1、Q2；Q3、Q4）に流れる時間を短縮できる。これによって、ブレーキ動作を確実に行える。

#### 【0015】

なお、上記参照符号はあくまでも参考であり、これによって、特許請求の範囲が限定されるものではない。

#### 【0016】

##### 【発明の実施の形態】

図1は本発明の一実施例のシステム構成図を示す。

#### 【0017】

本実施例のモータ駆動システム1は、直流モータ12を駆動するためのシステムであり、モータ駆動用IC11、直流モータ12から構成されている。

#### 【0018】

モータ駆動用IC11は、ドライブ回路21、ショートブレーキ回路22、出力トランジスタQ1～Q4から構成され、外部端子として少なくとも電源端子Tvccl、Tvcc2、出力端子Tout1、Tout2、コントロール端子Tcnt1、Tcnt2、ショートブレーキ端子Tsbを有する構成とされている。

#### 【0019】

電源端子Tvcclには、電源電圧Vcc1が印加され、電源端子Tvcc2には、電源電圧Vcc2が印加される。また、出力端子Tout1と出力端子Tout2との間に直流モータ12が接続される。さらに、コントロール端子Tcnt1には、マイコンなどから回転制御信号が供給され、コントロール端子Tcnt2には、マイコンなどから



正反転制御信号が供給される。

#### 【0020】

ドライブ回路 21 は、コントロール端子 Tcnt1、Tcnt2 から供給される制御信号に基づいて出力トランジスタ Q1～Q4 をスイッチング制御して、直流モータ 12 の回転方向、及び回転速度を制御する。

#### 【0021】

出力トランジスタ Q1 は、NPN トランジスタから構成されており、ドライブ回路 21 からの駆動信号がハイレベルのとき、オンし、電源端子 Tvcc2 から駆動電流を出力端子 TOUT1 に出力し、ドライブ回路 21 からの駆動信号がローレベルのとき、オフし、電源端子 Tvcc2 から出力端子 TOUT1 への駆動電流の出力を停止する。出力トランジスタ Q2 は、NPN トランジスタから構成されており、ドライブ回路 21 からの駆動信号がハイレベルのとき、オンし、出力端子 TOUT1 から駆動電流を引き込み、ドライブ回路 21 からの駆動信号がローレベルのとき、オフし、出力端子 TOUT1 からの駆動電流の引き込みを停止する。

#### 【0022】

出力トランジスタ Q3 は、NPN トランジスタから構成されており、ドライブ回路 21 からの駆動信号がハイレベルのとき、オンし、電源端子 Tvcc2 から駆動電流を出力端子 TOUT2 に出力し、ドライブ回路 21 からの駆動信号がローレベルのとき、オフし、電源端子 Tvcc2 から出力端子 TOUT2 への電源電流の出力を停止する。出力トランジスタ Q4 は、NPN トランジスタから構成されており、ドライブ回路 21 からの駆動信号がハイレベルのとき、オンし、出力端子 TOUT2 から駆動電流を引き込み、ドライブ回路 21 からの駆動信号がローレベルのとき、オフし、出力端子 TOUT2 からの駆動電流の引き込みを停止する。

#### 【0023】

図 2 は通常動作時の動作説明図、図 3 はショートブレーキ動作時の動作説明図を示す。

#### 【0024】

ドライブ回路 21 はコントロール端子 Tcnt1 からの回転制御信号が正転を指示する信号であるときには、出力トランジスタ Q1、Q4 をオンし、出力トランジス

タ Q2、Q3をオフする。出力トランジスタ Q1、Q4をオンし、出力トランジスタ Q2、Q3をオフすることにより、図 2 に実線で示す駆動電流 I1が流れる。また、出力トランジスタ Q2、Q3をオンし、出力トランジスタ Q1、Q4をオフすることにより、図 2 に破線で示す駆動電流 I2が流れる。直流モータ 12 は、駆動電流 I1により正転し、駆動電流 I2により反転する。

#### 【0025】

また、ショートブレーキ回路 22 は、正転用ショートブレーキ回路 22 a 及び逆転用ショートブレーキ回路 22 b を有する。正転時には正転用ショートブレーキ回路 22 a が動作する。正転用ショートブレーキ回路 22 a は、ショートブレーキ制御端子 Tsbからのショートブレーキ制御信号がショートブレーキを指示する信号のときには、トランジスタ Q1がオフするようにドライブ回路 21 を制御するとともに、トランジスタ Q2のベースに電流を供給し、トランジスタ Q2をオンさせ、トランジスタ Q4に並列に形成される寄生ダイオード D1を通して、図 3 に実線で示すようなループ電流 I3が流れるようにする。このループ電流 I3により直流モータ 12 にショートブレーキがかかる。

#### 【0026】

なお、このとき、本実施例の正転用ショートブレーキ回路 22 a では、トランジスタ Q1のベースから強制的に電流を引き込み、トランジスタ Q1のオフするまでの速度が短縮できるように回路が構成されている。

#### 【0027】

また、反転用ショートブレーキ回路 22 b は、ショートブレーキ制御端子 Tsbからのショートブレーキ制御信号がショートブレーキを指示する信号のときには、トランジスタ Q3がオフするようにドライブ回路 21 を制御するとともに、トランジスタ Q4のベースに電流を供給し、トランジスタ Q4をオンさせ、寄生ダイオード D2とともに、図 3 に破線で示すようなループ電流 I4が流れるようにする。このループ電流 I4により直流モータ 12 にショートブレーキがかかる。なお、このとき、本実施例の反転用ショートブレーキ回路 22 b では、トランジスタ Q3のベースから強制的に電流を引き込み、トランジスタ Q3のオフするまでの速度を短縮できるように回路が構成されている。

**【0028】**

次にショートブレーキ回路22について説明する。なお、正転用ショートブレーキ回路22aと反転用ショートブレーキ回路22bとは同じ構成であるので、ここでは、正転用ショートブレーキ回路22aについて説明を行う。

**【0029】**

図4は、正転用ショートブレーキ回路22aの回路構成図を示す。

**【0030】**

ショートブレーキ回路22aは、入力回路31、電流供給回路32、電流出力回路33、電流引込回路34を含む構成とされている。

**【0031】**

入力回路31は、抵抗R11～R13、トランジスタQ11を含む構成とされている。抵抗R11及び抵抗R12は、ショートブレーキ制御端子Tsbと接地との間に直列に接続されており、ショートブレーキ制御端子Tsbに供給されるショートブレーキ制御信号を分圧する。抵抗R11と抵抗R12との接続点は、トランジスタQ11のベースに接続されている。

**【0032】**

トランジスタQ11は、NPNトランジスタから構成されており、ベースが抵抗R11と抵抗R12との接続点に接続され、エミッタは接地され、コレクタは抵抗R13の一端に接続されている。トランジスタQ11は、抵抗R11と抵抗R12との接続点の電位、すなわち、ショートブレーキ制御信号に応じてスイッチングする。トランジスタQ11は、ショートブレーキ制御信号がハイレベルのときにはオンし、コレクタから電流を引き込み、コレクタ電位をローレベルにする。また、トランジスタQ11は、ショートブレーキ制御信号がローレベルのときにはオフし、電流の流れを切断し、コレクタ電位をハイレベルにする。

**【0033】**

抵抗R13は、一端がトランジスタQ11のコレクタに接続され、他端が電流供給回路32に接続されている。抵抗R13は、電流供給回路32から引き込む電流を制限している。

**【0034】**

電流供給回路 32 は、トランジスタ Q21～Q25、抵抗 R21 から構成され、いわゆる、カレントミラー回路を構成している。トランジスタ Q21 のベース及びトランジスタ Q22 のコレクタは、入力回路 31 の抵抗 R13 の他端に接続されている。トランジスタ Q21 は、PNP トランジスタから構成され、入力回路 31 のトランジスタ Q11 がオンし、ベースから電流が引き込まれると、オンし、トランジスタ Q22～Q25 のベースから電流を引き込む。

#### 【0035】

トランジスタ Q22～Q25 は、PNP トランジスタから構成され、トランジスタ Q21 がオンし、ベースから電流が引き込まれ、ベース電位が低下すると、オンする。トランジスタ Q23～Q25 のコレクタには、トランジスタ Q22 のコレクタに流れる電流と略等しい電流が流れる。

#### 【0036】

なお、このとき、抵抗 R13 に流れる電流  $I_{11}$ 、すなわち、トランジスタ Q22～Q25 に流れる電流  $I_{11}$  は、トランジスタ Q11 のコレクターエミッタ間電圧を  $V_{ceq11}$ 、トランジスタ Q22 のコレクターエミッタ間電圧を  $V_{ceq22}$  とすると、

$$I_{11} = (V_{cc1} - V_{ceq11} - V_{ceq22}) / R3$$

で求められる。

#### 【0037】

トランジスタ Q23 のコレクタ電流は、電流出力回路 33 に供給される。

#### 【0038】

電流出力回路 33 は、トランジスタ Q31～Q34、抵抗 R31、R32 を含む構成とされており、定電流回路を構成している。

#### 【0039】

トランジスタ Q31 は、NPN トランジスタから構成されており、ベースには電流供給回路 32 のトランジスタ Q23 のコレクタ電流が供給される。トランジスタ Q31 のコレクタには、電源端子  $T_{vcc2}$  から電源電圧  $V_{cc2}$  が印加されている。また、トランジスタ Q31 のエミッタは、トランジスタ Q32、Q33 のベースに接続され、抵抗 R31 とともに、トランジスタ Q32、Q33 のベース電位を制御している。トランジスタ Q31 は電流供給回路 32 のトランジスタ Q23 から電流が供給される

と、オンし、トランジスタ Q32、Q33のベース電位を上昇させる。

#### 【0040】

トランジスタ Q32、Q33は、NPNトランジスタから構成されており、トランジスタ Q31がオンし、そのエミッタ電流によりベース電位が上昇すると、オンする。トランジスタ Q32は、トランジスタ Q33のエミッタ電流に応じた電流をそのエミッタ電流として、出力する。トランジスタ Q32の出力電流は、抵抗 R32を介して出力トランジスタ Q2のベースに供給される。

#### 【0041】

また、トランジスタ Q34は、ダイオード接続されており、トランジスタ Q33のエミッタとトランジスタ Q2のベースとの間に順方向に接続されており、リーク電流を吸収するとともに、トランジスタ Q2のベースからの電流の逆流を防止する。

#### 【0042】

このとき、電流供給回路 32からトランジスタ Q2のベースに供給される電流 I12は、トランジスタ Q34のベース-エミッタ間電圧を  $V_{beq34}$ 、トランジスタ Q32の電流増幅率を 10、熱電圧を  $V_T$  とすると、

$$I_{12} = I_{11} + \{ (V_{beq34} + V_T \cdot \ln 10) / R_{32} \}$$

で表される。

#### 【0043】

また、電流供給回路 32のトランジスタ Q24のコレクタ電流は、電流引込回路 34に供給される。電流引込回路 34は、トランジスタ Q41、Q42、抵抗 R41、R42を含む構成とされている。

#### 【0044】

トランジスタ Q24のコレクタ電流は、抵抗 R41に供給される。抵抗 R41はトランジスタ Q41のベース-エミッタ間に接続されており、リーク電流を吸収するとともに、トランジスタ Q24のコレクタ電流に応じて電圧を発生する。

#### 【0045】

トランジスタ Q41は、NPNトランジスタから構成されており、ベース-エミッタ間に抵抗 R41が接続され、コレクタに電源電圧  $V_{cc2}$  が印加されている。ト

ランジスタ Q41はトランジスタ Q24からの電流により抵抗 R41に電圧が発生し、オン電圧より大きくなると、オンする。

【0046】

トランジスタ Q41がオンすると、エミッタ電流が出力される。トランジスタ Q41のエミッタ電流は、トランジスタ Q42のベースに供給される。

【0047】

トランジスタ Q42は、NPNトランジスタから構成されており、コレクタが出力トランジスタ Q1のベースに接続され、エミッタが出力端子 T<sub>out1</sub>に接続され、ベース-エミッタ間には、抵抗 R42が接続されている。抵抗 R42は、リーク電流を吸収するとともに、トランジスタ Q41のエミッタ電流により電圧を発生する。トランジスタ Q42は、トランジスタ Q41のエミッタ電流により抵抗 R42に電圧が発生し、オン電圧より大きくなると、オンする。トランジスタ Q42がオンすると、トランジスタ Q42のコレクタから電流が引き込まれる。

【0048】

次に、正転用ショートブレーキ回路 22aの動作を説明する。

【0049】

図5は正転用ショートブレーキ回路 22aの動作波形図を示す。図5 (A)はショートブレーキ制御端子 T<sub>sb</sub>に供給されるショートブレーキ制御信号、図5 (B)は電流引込回路 34を持たない場合のトランジスタ Q1のベース電位、図5 (C)は電流引込回路 34を持たない場合のトランジスタ Q2のベース電位、図5 (D)は電流引込回路 34を有する場合のトランジスタ Q1のベース電位、図5 (E)は電流引込回路 34を有する場合のトランジスタ Q2のベース電位を示す。

【0050】

時刻 t0で、図5 (A)に示すようにショートブレーキ制御端子 T<sub>sb</sub>に供給されるショートブレーキ制御信号がハイレベルになると、電流供給回路 32から電流出力回路 33に電流が供給され、電流出力回路 33からトランジスタ Q2のベースに駆動電流が供給される。これによって、図5 (E)に示すように、トランジスタ Q2が瞬時にオンする。また、ドライブ回路 21は電流供給回路 32のト

ランジスタ Q25からの電流に基づいてトランジスタ Q1のベース電位を低下させる。このとき、本実施例では、電流引込回路 34によりトランジスタ Q1のベースから強制的に電流を引き込んでいるため、トランジスタ Q1のベース電位は、図 5 (D) に示すように時刻  $t_0$  から時間  $T2 (= 450 \text{ nsec})$  だけ経過した時刻  $t_1$  でトランジスタ Q1のオフ電圧に降下する。

#### 【0051】

これに対して、電流引込回路 34 がない場合には、ドライブ回路 21からの信号によってのみベース電位が低下するため、図 5 (B) に示すように時刻  $t_0$  から時間  $T2 (= 450 \text{ nsec})$  より大きい時間  $T1 (= 2.5 \mu \text{sec})$  だけ経過した後、トランジスタ Q1のベースがオフ電圧に達する。このため、本実施例によれば、電流引込回路 34 がない場合に比べて時間  $\Delta T1-2 = (T1 - T2)$  だけトランジスタ Q1がオフするタイミングを短縮できる。

#### 【0052】

これによって、トランジスタ Q1とトランジスタ Q2とが同時にオンする時間を短縮できるため、トランジスタ Q1、Q2に流れる貫通電流の流れる時間を短縮できる。これによって、トランジスタ Q1、Q2を貫通電流より保護できる。

#### 【0053】

なお、本実施例では、直流モータ 11を正逆回転可能とする Hブリッジ型のモータ駆動回路について説明したが、これに限定されるものではなく、要は、ショートブレーキ、回生ブレーキ機能を有するモータ駆動回路一般に適用できる。

#### 【0054】

##### 【発明の効果】

上述の如く、本発明によれば、ブレーキ動作指示信号に応じて、一対のトランジスタのうち、一方のトランジスタをオフさせ、他方のトランジスタをオンさせるとともに、一対のトランジスタのうち一方のトランジスタを強制的にオフさせることにより、一方のトランジスタを高速でオフさせることができるため、一対のトランジスタが同時にオンする時間を短縮でき、よって、貫通電流が一対のトランジスタに流れる時間を短縮できるため、ブレーキ動作を確実に実行する等の特長を有する。

**【図面の簡単な説明】**

【図 1】 本発明の一実施例のシステム構成図である。

【図 2】 通常動作時の動作説明図である。

【図 3】 ショートブレーキ動作時の動作説明図である。

【図 4】 ショートブレーキ回路 22 の回路構成図である。

【図 5】 ショートブレーキ回路 22 の動作波形図である。

【図 6】 モータ駆動回路のブロック構成図である。

**【符号の説明】**

1 モータ駆動システム

11 モータ駆動 IC、12 直流モータ

21 ドライブ回路、22 ショートブレーキ回路

31 入力回路、32 電流供給回路、33 電流出力回路

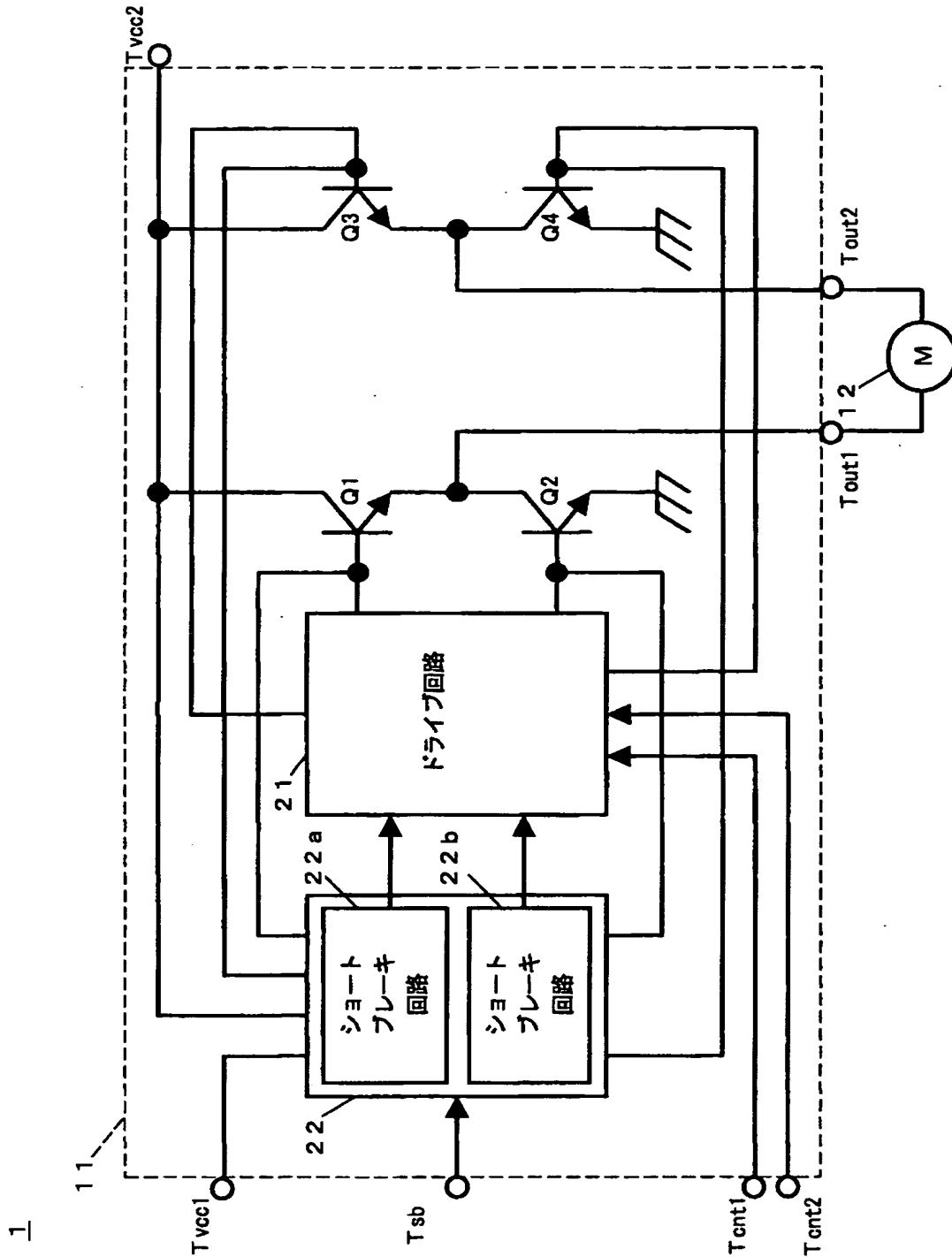
34 電流引込回路

Q1～Q4 出力トランジスタ

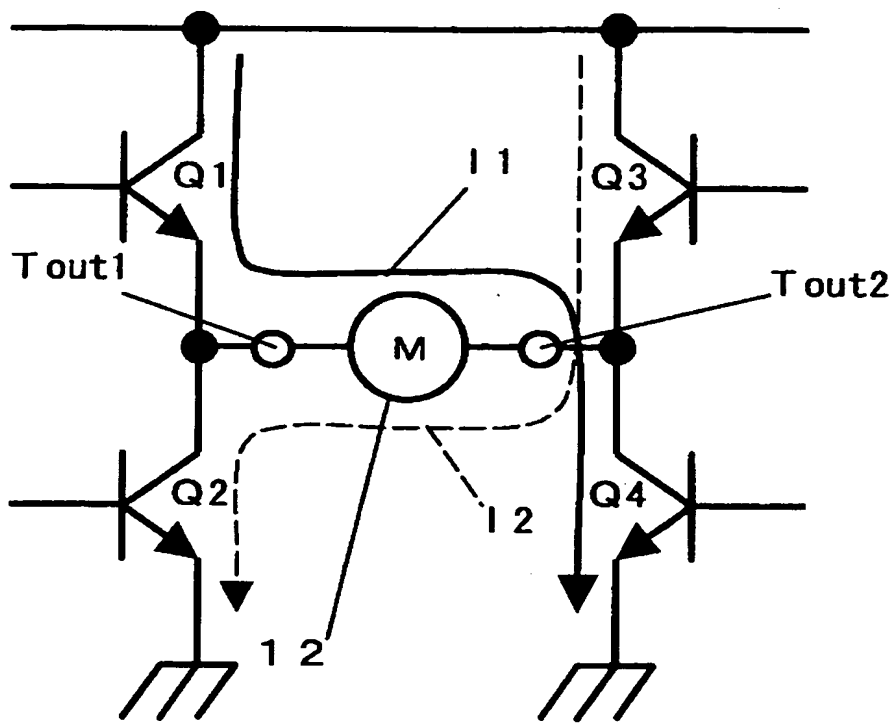


【書類名】 図面

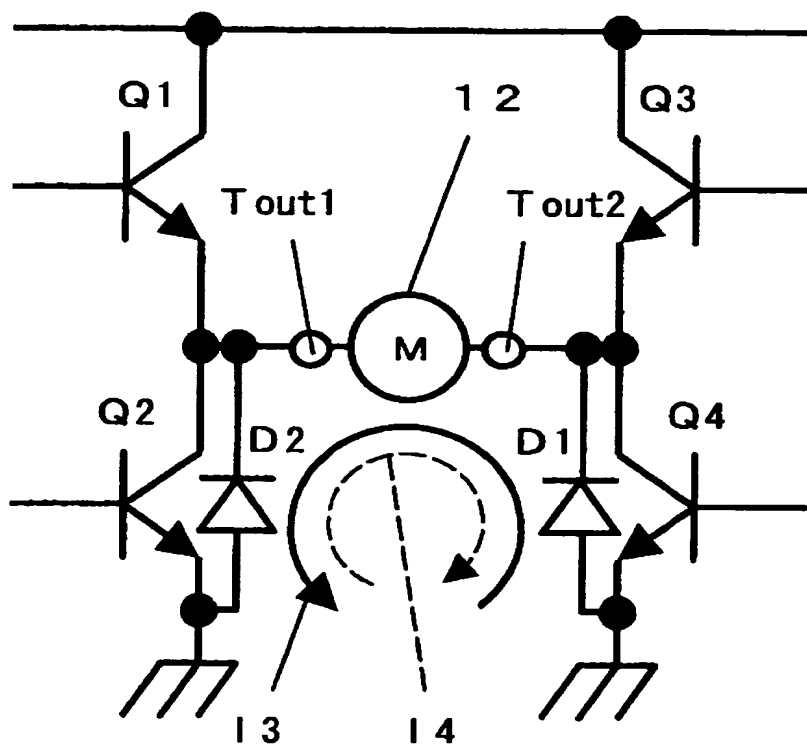
【図 1】



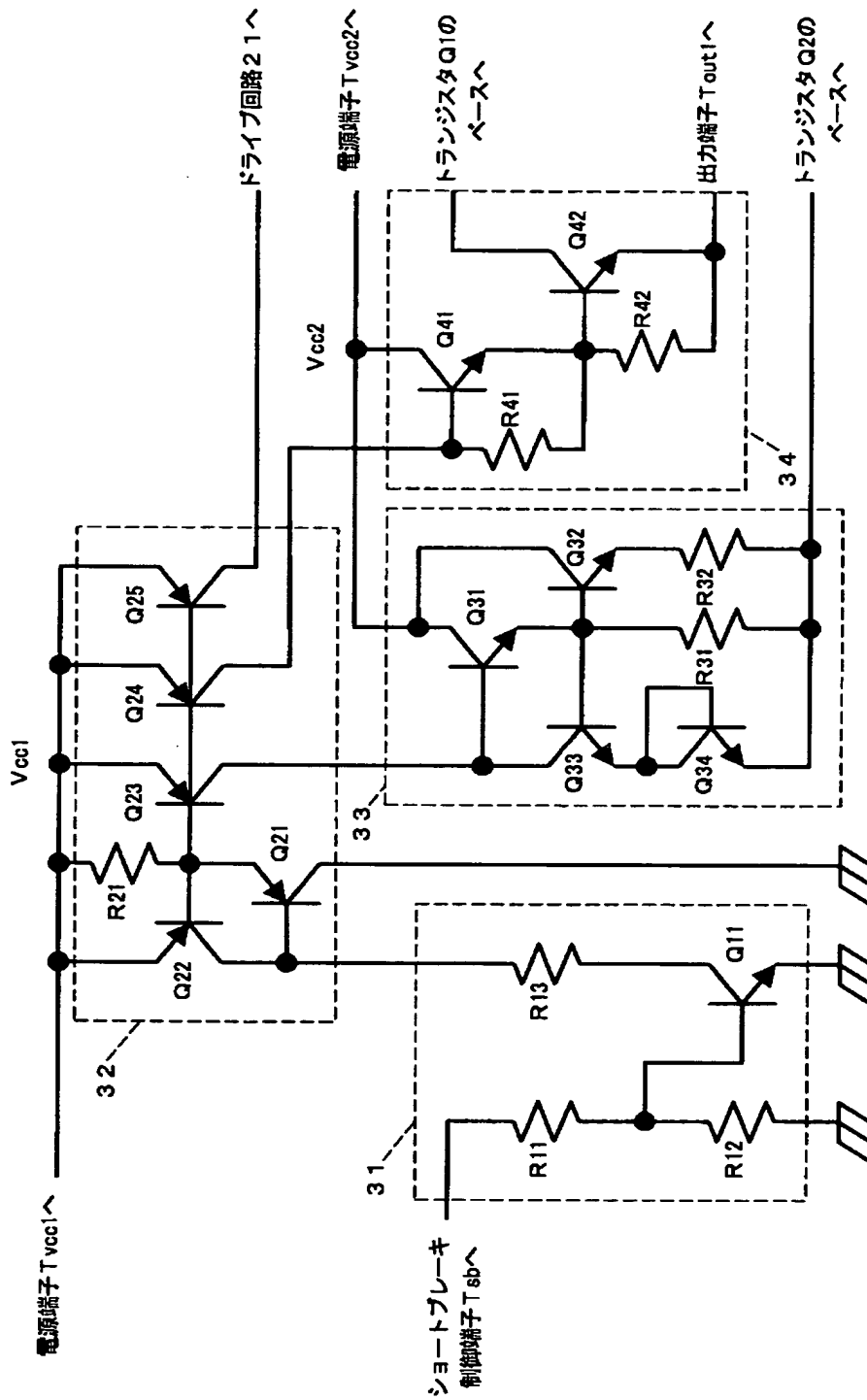
【図 2】



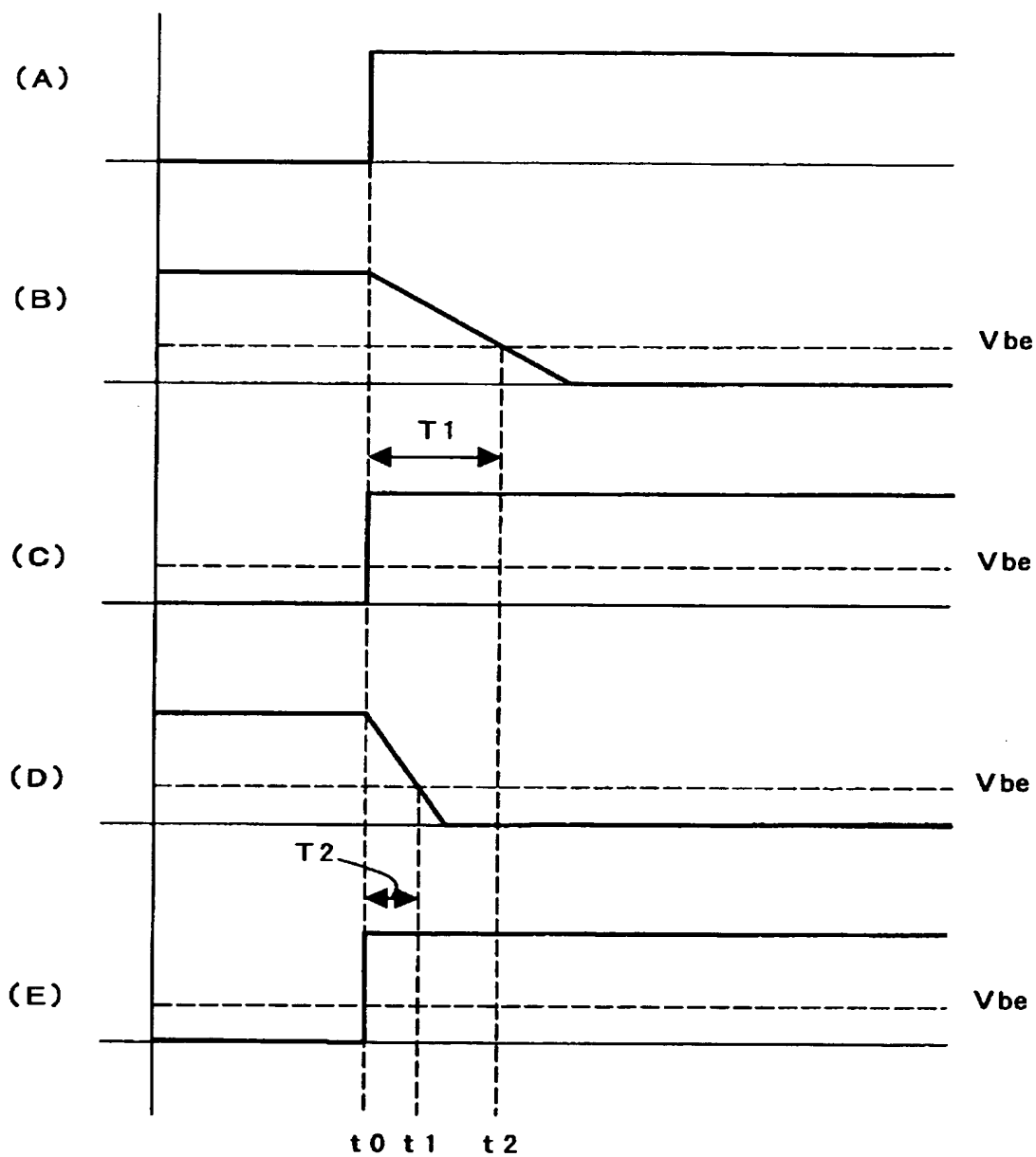
【図 3】



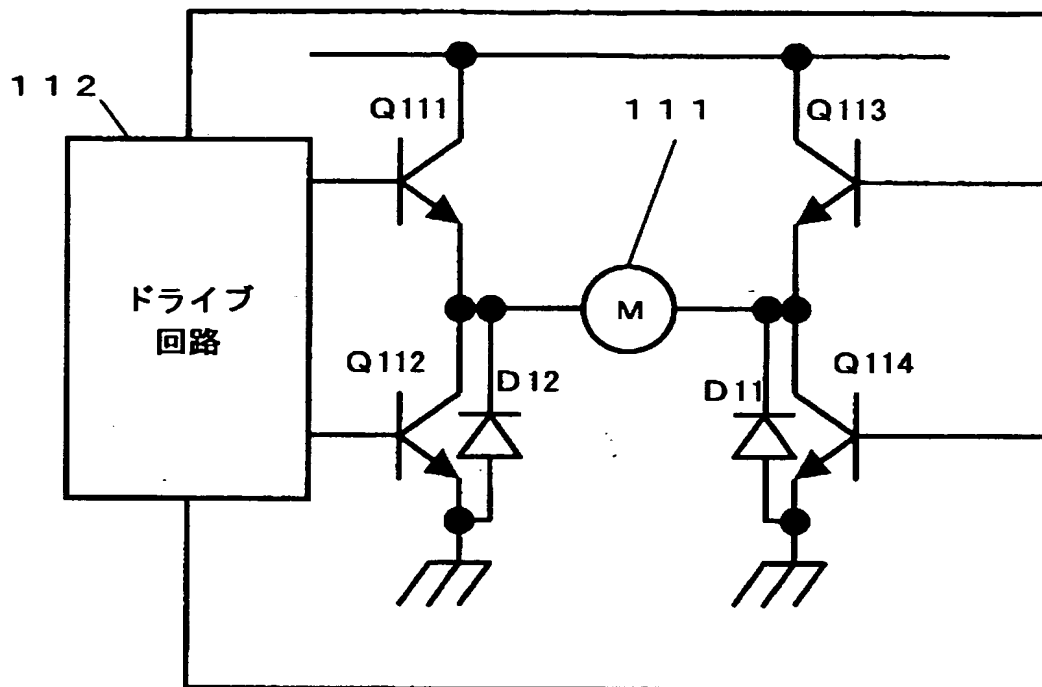
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 ショートブレーキ機能を有するモータ駆動回路及びモータ駆動方法に関し、確実にブレーキ動作を行えるモータ駆動回路及びモータ駆動方法を提供することを目的とする。

【解決手段】 本発明は、コレクタ-エミッタ間が直列に接続され、接続点にモータが接続された少なくとも一対のトランジスタ（Q1、Q2；Q3、Q4）を含むモータ駆動回路（11）であって、ブレーキ動作指示信号に応じて、前記一対のトランジスタ（Q1、Q2；Q3、Q4）のうち、一方のトランジスタ（Q1；Q3）をオフさせ、他方のトランジスタ（Q2；Q4）をオンさせるブレーキ制御回路（32、33）と、前記ブレーキ動作指示信号に応じて、前記ブレーキ制御回路（32、33）とは別に、前記一対のトランジスタ（Q1、Q2；Q3、Q4）のうち前記一方のトランジスタ（Q1；Q3）を強制的にオフさせるオフ手段（34）とを有することを特徴とする。

【選択図】 図2



特願 2003-070554

出 願 人 履 歴 情 報

識別番号

[000006220]

1. 変更年月日

2003年 1月 7日

[変更理由]

住所変更

住 所

東京都多摩市鶴牧2丁目11番地2

氏 名

ミツミ電機株式会社